جهت تهیه فایل WORD این مقاله به سایت DaneshResan.com مراجعه نمایید و عنوان مقاله را جستجو کنید
بیش از ۲ میلیون مقاله فارسی در این سایت موجود میباشد

پیاده‌سازی و بهبود منبع تغذیه مدولار FB-PWM-ZVZCS در توان ۹ kw

بابک هنرجو دانشجوی کارشناس ارشد دانشکده مهندسی برق و کامپیوتر، دانشگاه صنعتی اصفهان
حسین فرزانه‌فرد دانشیار دانشکده مهندسی برق و کامپیوتر، دانشگاه صنعتی اصفهان

چکیده

IGBT ها به سبب فوائد شاخص خود از جمله سادگی درایو و قابلیت کلیدزنی در فرکانسهای بالا به طور گسترده در مبدلهای سوئیچینگ مورد استفاده قرار می‌گیرند. قابلیت تحمل ولتاژ و انتقال توان بالا با چگالی توان بالاتر و قیمت ارزانتر نسبت به ماسفتها باعث شده است این کلیدها در توانهای بالا جایگزین ماسفتها شوند. فرکانس عملکرد IGBT ها به دلیل مسئله دنباله‌داری جریان در آنها، محدود است و برای استفاده از این کلیدها در فرکانسهای بالا باید تلفات خاموشی آنها کاهش یابد. برای این منظور روشهای ZVZCS معرفی شده‌اند. در این روشها که از تکنیک شیفت فاز برای درایو سوئیچها استفاده می‌شود، شرایط ZVS برای سوئیچهای پیشفاز با اضافه کردن خازنهای اسنابر دو سر آنها و شرایط ZCS برای سوئیچهای پسفاز با صفر کردن جریان اولیه در مرحلهٔ هرزگردی تامین می‌شود. در توانهای بالا با در نظر گرفتن امتیازاتی همچون قابلیت افزایش تعداد، بهبود عملکرد، قابلیت اعتماد، قابلیت دسترسی، افزونگی، کاهش حجم و مدیریت گرمایی، استفاده از چند مبدل dc-dc موازی نسبت به استفاده از یک مبدل توان بالا ترجیح داده می‌شود. مسئله مهم در موازی‌سازی مبدلها، تقسیم جریان مساوی بین آنها می‌باشد. در این مقاله ابتدا یک منبع تغذیه 3kw و 350v با فرکانس سوئیچینگ 30KHz به روش FB-PWM-ZVZCS با مدار کمکی ساده پیاده‌سازی شده است و سپس با اضافه کردن سلف کمکی و تغییر در استراتژی کنترل، محدوده ZVS سوئیچهای پیشفاز توسعه یافته است، سپس به طور مختصر روشهای اصلی تقسیم بار در منابع تغذیه معرفی و بررسی می‌شود و سه مدول از منبع تغذیه ساخته شده با یکی از روشهای تقسیم بار به نام Automatic Master-Slave موازی شده تا یک منبع تغذیه 9kw مدولار تحقق یابد.

کلمات کلیدی: IGBT، ZVZCS، مبدل تمام پل، سوئیچینگ نرم، تقسیم بار.

Implementation and Improvement of a 9kwFB-PWM-ZVZCS Modular Power Supply

B. Honarjou and H. Farzanehfard
Electrical and Computer Engineering Research Center, Isfahan University of Technology

Abstract

IGBT's are widely used in switching power conversion applications due to their distinctive advantages such as easiness in drive and high frequency switching capability. Since IGBT's can handle higher voltage and power with higher power density and lower cost compared to MOSFET's, they are replacing MOSFET's in high power applications. Because of tailing current characteristic of IGBT its operating frequency is limited. To operate IGBT at higher switching frequency, it is required to reduce the turn-off switching loss. For this purpose, ZVZCS techniques are introduced. In these techniques which uses phase-shift control for driving the switches, ZVS condition is provided for leading-leg switches by adding external capacitor and ZCS is achieved for lagging-leg switches by resetting the primary current during the freewheeling period. In high power applications, paralleled dc-dc converters is often preferable to a single-converter considering modularity, performance, reliability, availability, redundancy, size reduction and thermal management. When operating converter modules are in parallel, the major concern is equal load sharing among the paralleled modules. In this paper a 3 kw, 350 v, 30 khz FB-PWM-ZVZCS power supply is implemented. By adding an auxiliary inductance and change in control strategy the ZVS range of leading leg switches is extended. Then load sharing methods are introduced briefly. Finally three module of implemented power supply is paralleled using automatic Master slave load sharing method and a 9 kw power supply is realized.

Key words: IGBT, ZVZCS, Full bridge converter, Soft switching, Load sharing.

جهت تهیه فایل WORD این مقاله به سایت DaneshResan.com مراجعه نمایید و عنوان مقاله را جستجو کنید
بیش از ۲ میلیون مقاله فارسی در این سایت موجود میباشد

۱- مقدمه

با افزایش فرکانس سوئیچینگ، اندازه و حجم فیلترها و ترانسفورماتور در مبدلها کاهش می‌یابد. اما به دنبال آن تلفات سوئیچینگ و نویز EMI بیشتر می‌شوند. برای غلبه بر این مشکل روشهای سوئیچینگ نرم معرفی می‌شوند. در این روشها همپوشانی ولتاژ و جریان در لحظات سوئیچینگ صفر حداقل می‌شود و تلفات سوئیچینگ کاهش می‌یابد. در انتخاب نوع روش سوئیچینگ نرم، سادگی، تعداد عناصر، عملکرد در فرکانس ثابت و بنابراین طراحی بهینه فیلترها، استرس ولتاژ و جریان روی ادوات نیمه هادی و... می‌تواند به عنوان ملاک مدنظر قرار گیرد. علاوه بر نوع روش سوئیچینگ نرم، انتخاب نوع عنصر نیمه هادی در مبدل مهم می‌باشد. IGBTها به خاطر سادگی درایو و قابلیت کلیدزنی در فرکانس بالا به طور گسترده در مبدلهای سوئیچینگ قدرت مورد استفاده قرار می‌گیرند. این کلیدها به خاطر تلفات هدایتی کم و نسبت توان به قیمت بالا، در توانهای چندین کیلووات تا چند ده کیلووات جایگزین ماسفتها شده‌اند. هر چند مشخصه این کلیدها هر روز بهبود پیدا می‌کند اما به خاطر دنباله‌داری جریان آنها، تلفات خاموشی‌شان زیاد است به طوری که استفاده از آنها در فرکانسهای بالا ناممکن می‌شود. برای کاهش تلفات خاموشی و استفاده از IGBT در فرکانسهای بالاتر روشهای ZVZCS پیشنهاد شده است [۱-۴]. در این روشها با اضافه کردن خازن اسنابر در دو سر کلیدهای یال پیشفاز، آنها را در ولتاژ صفر و با صفر کردن جریان سلف نشتی توسط یک مدار خارجی، کلیدهای یال پسفاز را در جریان صفر خاموش می‌کنند و بدین ترتیب تلفات خاموشی را کاهش می‌دهند.

در کاربردهای توان بالا استفاده از چند مبدل توان پایین و موازی‌سازی آنها نسبت به استفاده از یک مبدل متمرکز توان بالا ترجیح داده می‌شود از جمله این دلایل قابلیت افزایش تعداد[۱]، بهبود عملکرد[۲]، مدیریت گرمای بهتر[۳]، قابلیت اعتماد بالاتر[۴]، افزونگی[۵]، قابلیت دسترسی[۶] و کاهش حجم[۷] می‌باشند.

تمامی این محاسن به ازای یک تقسیم بار خوب بین منابع حاصل می‌شود. در یک تقسیم بار نامناسب فشار بر روی برخی از واحدها زیاد می‌شود و عمر سیستم را کاهش می‌دهد. به عنوان مثال عمر عنصرهائی که در 50^{oc} بالاتر از دمای محیط کار می‌کنند یک ششم عمر عنصرهائی مشابهی است که در دمای 25^{oc} بالاتر از دمای محیط کار می‌کنند. بنابراین یک تقسیم بار خوب و قابل قبول به عنوان یک نیاز اولیه مطرح می‌شود.

در این مقاله ابتدا نحوه عملکرد و شکل موجهای عملی یک منبع تغذیه سه کیلوواتی در فرکانس سوئیچینگ 30KHz، ولتاژ خروجی 350v و ورودی سه فاز برق شهر با قابلیت جبران‌سازی ۱۰٪ تغییرات ورودی، که با استفاده از روش ZVZCS با مدار کمکی ساده، پیاده‌سازی شده است تشریح می‌گردد و یک روش برای بهبود عملکرد و فراهم آوردن شرایط سوئیچینگ نرم در بارهای سبک پیشنهاد می‌شود. سپس به طور مختصر روشهای اصلی تقسیم بار در منابع تغذیه معرفی و بررسی می‌شود و با استفاده از یکی از روشها به نام Automatic Master Slave سه مدول سه کیلوواتی از منبع تغذیه ساخته شده با هم موازی می‌شود.

۲- پیاده‌سازی مبدل FB-PWM-ZVZCS با مدار کمکی ساده

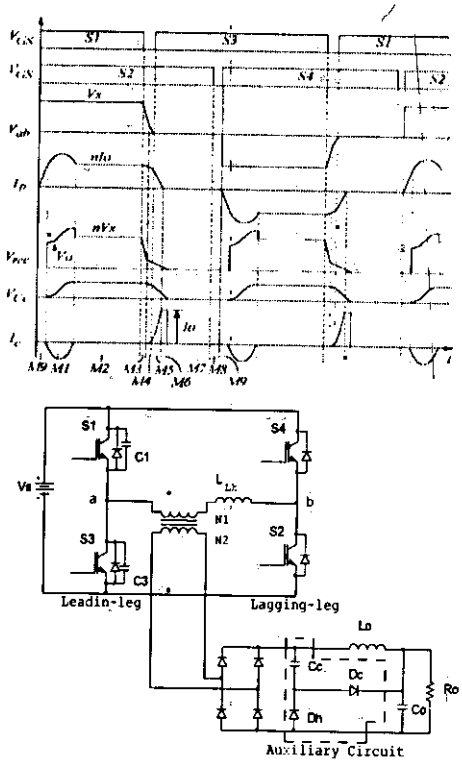
شکل (۱) شماتیک مبدل پیاده‌سازی شده را به همراه شکل موجهای کلیدی نشان می‌دهد [۱].

ولتاژ V_s, dc توسط یکسوکننده پل دیودی از سه فاز برق شهر تامین می‌شود. IGBTهای S_1 تا S_4 از نوع IXDH30N120AU1 می‌باشد.

از دو هسته فریت EE65 به صورت موازی برای ترانس سوئیچینگ استفاده شده است و سلف نشتی ترانس (L_{lk})، 7.5μH اندازه‌گیری شد. دیودهای سریع یکسوکننده ازنوع DSEI 30-12A و دیودهای سریع مدار کمکی (D_h, D_c) از نوع DSEI 12-12A انتخاب شدند. اندازه خازن‌های اسنابر C_1 و C_3 برابر 10 nf، اندازه خازن C_c برابر 100nf، اندازه خازن فیلتر خروجی C_o برابر 470μf و اندازه سلف فیلتر خروجی L_o برابر 470μf می‌باشد. در ذیل عملکرد مبدل تشریح می‌گردد.

1- Modularity
2- Performance
3- Thermal Management
4- Reliability
5- Redundancy
6- Availability
7- Size Reduction

جهت تهیه فایل WORD این مقاله به سایت DaneshResan.com مراجعه نمایید و عنوان مقاله را جستجو کنید
بیش از ۲ میلیون مقاله فارسی در این سایت موجود میباشد



شکل ۱- شماتیک مبدل پیاده‌سازی شده به همراه شکل موجهای کلیدی

حالت ۱) S_1 و S_2 هدایت می‌کنند و توان از ورودی به خروجی منتقل می‌شود. خازن کلمپ C_c با رزونانس با سلف نشتی L_{lk} ازطریق مسیر D_c و C_o تا مقدار $2(nv_s-v_o)$ شارژ می‌شود (n نسبت تبدیل ترانس است) و ولتاژ یکسوکننده از مقدار V_o به مقدار $2nv_s-v_o$ می‌رسد. جریان اولیه ترانس و جریان و ولتاژ خازن کلمپ در این حالت از عملکرد مدار برابر است با:

$$I_p(t)=nI_0(1-\cos(\omega_a t))-\frac{V_s-V_o/n}{Z_a}\sin(\omega_a t)+nI_o \qquad (۱)$$

$$I_c(t)=nI_o-I_p(t) \qquad (۲)$$

$$V_{C_c}(t)=nV_s(1-\cos(\omega_a t))-n^2Z_aI_o\sin(\omega_a t) \qquad (۳)$$

که:

$$Z_a=\sqrt{\frac{L_{lk}}{n^2.C_c}},\ \omega_a=\frac{1}{\sqrt{n^2L_{lk}C_c}} \qquad (۴)$$

حالت ۲) D_c خاموش می‌شود و ولتاژ یکسوکننده به مقدار nv برمی‌گردد. روند انتقال توان از ورودی به خروجی ادامه دارد.

حالت ۳) S_1 خاموش می‌شود و خازنهای اسنابر سوئیچهای C_1 و ولتاژ اولیه در این وضعیت به صورت زیر می باشد:

$$V_{ab}(t)=V_s-\frac{nI_o}{C_1+C_3}t \qquad (۵)$$

حالت ۴) هنگامی که ولتاژ یکسوکننده به ولتاژ خازن C_c رسید، با همان سرعت قبلی به روند کاهش خود ادامه می‌دهد و انرژی سلف نشتی، خازنهای اسنابر را شارژ و دشارژ می‌کند. تفاوت ولتاژ ثانویه و اولیه به سلف نشتی اعمال و باعث کاهش جریان آن می‌شود. روابط ولتاژ ها و جریانهای مهم مدار در این حالت عبارتند از:

$$V_{ab}=\frac{nI_o}{\omega_b}\left(\frac{1}{\omega_b^2}-\frac{1}{C_{eq}}\right)\sin(\omega_b t)-\frac{nI_o}{\omega_b^2}t+2V_{Lo} \qquad (۶)$$

$$I_p(t)=nI_o\left(1-\frac{C_{eq}}{\omega_b^2}\right)\cos(\omega_b t)+\frac{C_{eq}}{\omega_b^2}nI_o \qquad (۷)$$

$$V_{C_c}(t)=\frac{-I_oC_{eq}}{C_C\omega_b^2}\sin(\omega_b t)+\frac{I_oC_{eq}}{C_C\omega_b^2}t+2V_{Lo} \qquad (۸)$$

که:

$$\omega_b=\sqrt{\frac{n^2C_C+C_{eq}}{n^2L_{lk}C_CC_{eq}}},\ C_{eq}=C_1+C_3 \qquad (۹)$$

جریان و ولتاژ اولیه در پایان این مود برابر I_α و V_α می‌باشد.

حالت ۵) خازن اسنابر C_3 به طور کامل دشارژ می‌شود و دیود DS_3 روشن می‌شود. در این حالت S_3 می‌تواند تحت ZVS کامل روشن شود. ولتاژ ثانویه منتقل شده به اولیه تماماً به سلف نشتی اعمال می‌شود و جریان اولیه با سرعت بیشتری کاهش می‌یابد و خازن C_c جریان بیشتری از بار را تامین می‌کند.

جریان اولیه و ولتاژ خازن کلمپ در این حالت توسط روابط زیر به‌دست می‌آیند:

$$I_p(t)=(I_\alpha-nI_o)\cos(\omega_a t)-\frac{V_\alpha}{nZ_\alpha}\sin(\omega_a t)+nI_o \qquad (۱۰)$$

$$V_{C_C}(t) = n(I_\alpha - nI_n)Z_\alpha \sin(\omega_\alpha t) + \frac{V_\alpha}{n}\cos(\omega_\alpha t) \qquad (۱۱)$$

در پایان این حالت جریان اولیه به صفر می‌رسد و ولتاژ یکسوکننده برابر V_β می‌شود.

حالت ۶) در این حالت جریان اولیه به طور کامل صفر شده است و خازن C_c تمام جریان بار را تامین می‌کند. ولتاژ یکسوکننده با سرعت بیشتری کاهش می‌یابد. رابطه ولتاژ خازن کلمپ در این حالت به صورت زیر میباشد:

$$V_{C_C}(t) = \frac{-I_n}{C_C}t + V_\beta \qquad (۱۱)$$

حالت ۷) با تخلیه کامل C_c، دیودهای یکسوکننده شروع به هدایت کرده و جریان بار را از طریق یکسوکننده هرز می‌گردد و ولتاژ یکسوکننده صفر می‌شود.

حالت ۸) در این حالت S_2 تحت ZCS کامل خاموش می‌گردد.

حالت ۹) پس از یک زمان مرده معین برای بازترکیبی حاملها در S_2، کلید S_4 روشن می‌شود. با وجود سلف نشتی، روشن شدن S_4 تحت ZCS ناقص انجام می‌گیرد و جریان اولیه به صورت خطی افزایش می‌یابد. ولتاژ یکسوکننده هنوز صفر است و جریان بار به صورت هرزگرد در دیودهای ثانویه گردش می‌کند. با رسیدن جریان اولیه به جریان بار، دیودها از حالت هرزگردی خارج شده و نیم سیکل بعدی تکرار می‌شود. جریان اولیه در این وضعیت برابر است با:

$$I_p(t) = \frac{V_S}{L_{LK}}t \qquad (۱۲)$$

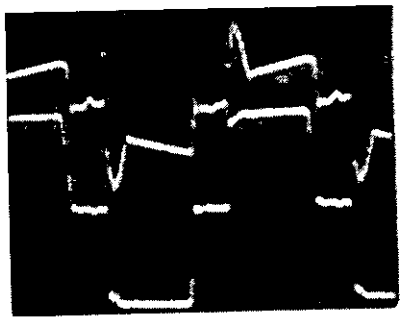
حالت ۷) با تخلیه کامل C_c، دیودهای یکسوکننده شروع به هدایت کرده و جریان بار را از طریق یکسوکننده هرز می‌گردد و ولتاژ یکسوکننده صفر می‌شود.

حالت ۸) در این حالت S_2 تحت ZCS کامل خاموش می‌گردد.

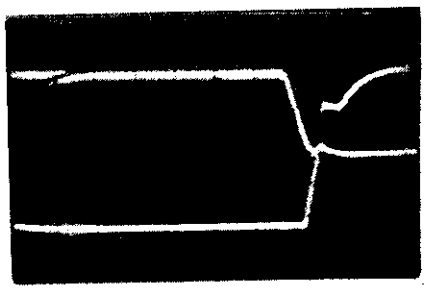
حالت ۹) پس از یک زمان مرده معین برای بازترکیبی حاملها در S_2، کلید S_4 روشن می‌شود. با وجود سلف نشتی، روشن شدن S_4 تحت ZCS ناقص انجام می‌گیرد و جریان اولیه به صورت خطی افزایش می‌یابد. ولتاژ یکسوکننده هنوز صفر است و جریان بار به صورت هرزگرد در دیودهای ثانویه گردش می‌کند. با رسیدن جریان اولیه به جریان بار، دیودها از حالت هرزگردی خارج شده و نیم سیکل بعدی تکرار می‌شود. جریان اولیه در این وضعیت برابر است با:

$$I_p(t) = \frac{V_S}{L_{LK}}t \qquad (۱۳)$$

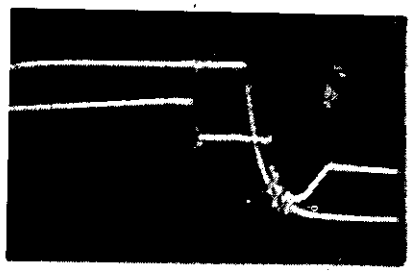
اشکال (۲) الی (۶) شکل موجهای عملی مبدل را در ولتاژ ورودی 500v و بار نامی نشان می‌دهد.



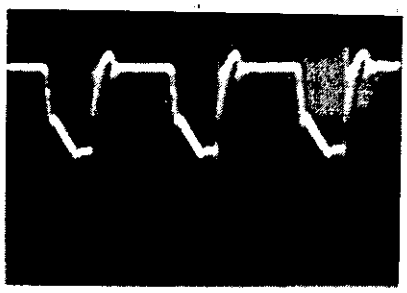
شکل ۲- جریان $\left(10\frac{A}{div}\right)$ و ولتاژ اولیه ترانس $\left(200\frac{volt}{div}\right)$ در بار نامی و ولتاژ ورودی ۵۰۰Volt (محور زمان $5\frac{\mu s}{div}$)



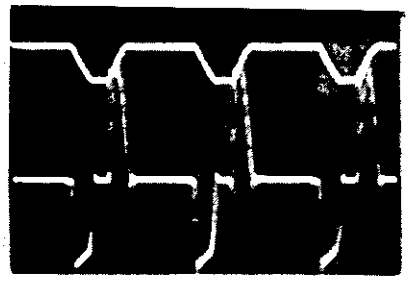
شکل ۳- ولتاژ کلکتور امیتر $\left(200\frac{volt}{div}\right)$ و سیگنال گیت سوئیچ پیشفاز B $\left(5\frac{volt}{div}\right)$ در بار نامی و ولتاژ ورودی ۵۰۰Volt (محور زمان $2\frac{\mu s}{div}$)



شکل ۴- جریان $\left(10\frac{A}{div}\right)$ و سیگنال گیت سوئیچ پسفاز C $\left(5\frac{volt}{div}\right)$ در بار نامی و ولتاژ ورودی ^{Volt}۵۰۰ (محور زمان $2\frac{\mu s}{div}$)



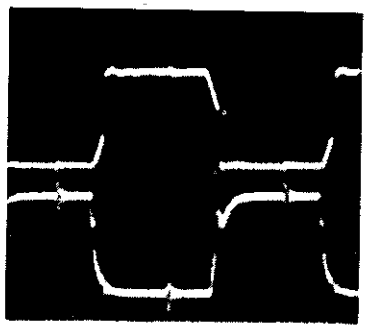
شکل ۵- ولتاژ یکسوکننده $\left(200\frac{volt}{div}\right)$ در بار نامی و ولتاژ ورودی ^{Volt}۵۰۰ (محور زمان $5\frac{\mu s}{div}$)



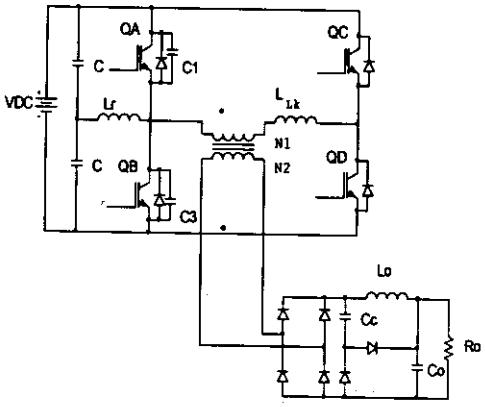
شکل ۶- ولتاژ $\left(200\ \frac{volt}{div}\right)$ و جریان خازن کلمپ $\left(3\frac{A}{div}\right)$ در بار نامی و ولتاژ ورودی ^{Volt}۵۰۰ (محور زمان $5\frac{\mu s}{div}$)

۳- بهبود مبدل FB-PWM-ZVZCS با مدار کمکی ساده [۲]

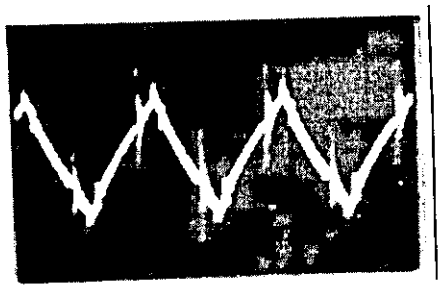
شکل (۷) شکل موج ولتاژ کلکتور امیتر و سیگنال سوئیچ پیشفاز را در بار سبک 300w و ولتاژ ورودی 500v نشان می‌دهد. همان طور که شکل نشان می‌دهد ZVS سوئیچ پیشفاز در این حالت از دست رفته است. علت این امر کاهش انرژی سلف نشتی در بار سبک است به طوری که قبل از آنکه ولتاژ V_{ab} توسط سلف نشتی در مود (۴) مبدل به صفر برسد جریان سلف نشتی صفر می‌شود. راه حل این معضل افزودن سلف کمکی L_r مطابق با شکل (۸) به مبدل می‌باشد. در این حالت جریان سلف L_r مستقل از جریان سلف نشتی به شارژ و دشارژ خازنهای اسنابر C_1 و C_3 کمک می‌کند. شکل (۹) جریان سلف کمکی و شکل (۱۰) ولتاژ کلکتور امیتر و سیگنال گیت سوئیچ پیشفاز را در ولتاژ ورودی 600v و بار سبک 300w نشان می‌دهد. همان طور که شکل نشان می‌دهد ZVS سوئیچ پیشفاز فراهم شده است.



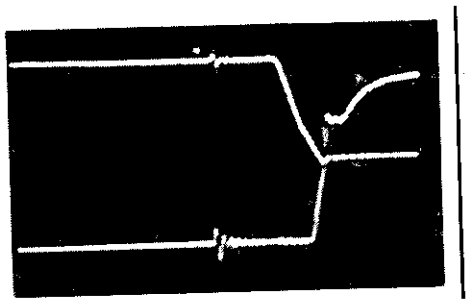
شکل ۷- ولتاژ کلکتور امیتر $\left(200\frac{volt}{div}\right)$ و سیگنال گیت سوئیچ پیشفاز B $\left(10\frac{volt}{div}\right)$ در بار سبک ^{W}۳۰۰ و ولتاژ ورودی ^{Volt}۵۰۰



شکل ۸- مبدل FB-PWM-ZVZCS با مدار کمکی ساده بهبود یافته



شکل ۹- جریان سلف کمکی در ولتاژ ورودی 600v و بار سبک 300w $\left(2\frac{A}{div}\right)$



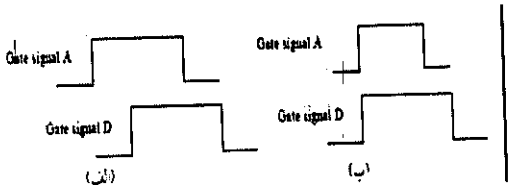
شکل ۱۰- ولتاژ کلکتور امیتر $\left(200\frac{volt}{div}\right)$ و سیگنال گیت سوئیچ پیشفاز $\left(5\frac{volt}{div}\right)$ در ولتاژ ورودی 600w و بار سبک 300w

از آنجا که سلف نشتی باعث کاهش ولتاژ خازنهای اسنابر تا ولتاژ 200v می‌شود. پیک جریان سلف کمکی برای جبران 200v باقیمانده در خازنهای اسنابر برای تحقق ZVS و با توجه به زمان مرده 2μs به صورت زیر محاسبه می‌شود:

$$\hat{i}_{lr} = 2C_{eq}\frac{\Delta v_{ab}}{\Delta t} \Rightarrow \hat{i}_{lr} = 2\times 20\,nf \times \frac{200\ v}{2\mu s} = 4\,A$$

انتخاب کمتر جریان سلف کمکی (سلف کمکی بزرگتر) باعث می‌شود شرایط ZVS در بار ۱۰٪ بار نامی فراهم نشود و انتخاب بیشتر جریان سلف کمکی (سلف کمکی کوچکتر) باعث افزایش پیک جریان سوئیچها می‌شود.

چنانچه راهبرد کنترل از شکل (۱۱-الف) به شکل (۱۱-ب) تغییر یابد، با کاهش ضریب وظیفه، زمان مرده بین سوئیچهای یال پیشفاز بیشتر می‌شود. در روش (الف) عرض پالس گیتها مساوی است و برای تنظیم ضریب وظیفه موثر لبه‌های بالارونده سیگنالهای گیت سوئیچهای قطری نسبت به هم حرکت می‌کند. در روش (ب) سوئیچهای قطری با هم روشن می‌شوند اما برای تنظیم ضریب وظیفه، سوئیچهای پیشفاز زودتر خاموش می‌شوند.



شکل ۱۱- تکنیک شیفت فاز الف- با زمان مرده ثابت بین پالسهای درایو سوئیچهای یک یال ب- با زمان مرده متغیر

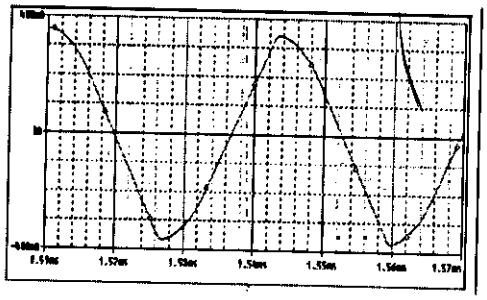
به خاطر اثر افزاینده D_{boost} در مبدل FB-PWM-ZVZCS با مدار کمکی ساده [۱ و ۲] به خصوص در بارهای سبکتر، با کاهش بار، ضریب وظیفه مبدل به طور موثری کاهش می‌یابد. بنابراین چنانچه از استراتژی کنترل نوع (ب) استفاده شود با کاهش ضریب وظیفه، زمان مرده بین سوئیچهای پیشفاز بیشتر شده و دامنه جریان سلف کمکی می‌تواند مقدار بسیار کوچکتری انتخاب شود. بنابراین چنانچه از سلف کمکی و راهبرد کنترل نوع (ب) در مبدل FB-PWM-ZVZCS با مدار کمکی ساده استفاده شود:

الف) در ولتاژهای ورودی بالا، (که شرایط بدتری از نظر تحقق ZVS برای سوئیچهای پیشفاز است) دامنه جریان سلف کمکی بیشتر شده و نیز به دلیل کاهش ضریب وظیفه، زمان مرده بین سوئیچهای یال پیشفاز بیشتر می‌شود. [۲]

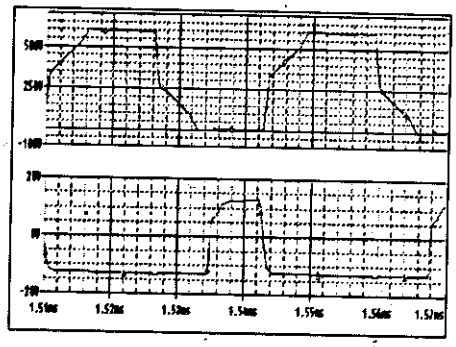
ب) با کاهش بار به خاطر تاثیر اثر D_{boost} ضریب وظیفه کمتر شده و زمان مرده بین سوئیچهای یال پیشفاز بیشتر می‌شود. [۲]

دو خصوصیت فوق ناشی از عملکرد ذاتی مبدل باعث می‌شود محدوده ZVS سوئیچهای یال پیشفاز حتی با جریان سلف کمکی کم در محدوده وسیعی تحقق یابد. از آنجا که تحقق عملی این پیشنهاد نیاز به تغییر مدار کنترل داشت نتایج تنها به صورت شبیه‌سازی ذکر می‌شود. شکل (۱۲) جریان سلف کمکی و شکل (۱۳) ولتاژ کلکتور امیتر و سیگنال گیت سوئیچ پیشفاز را در ولتاژ ورودی 600v و بار سبک 300w نشان می‌دهد. مطابق با شکل (۱۲) دامنه جریان سلف کمکی تنها 350mA است در صورتی که حالت قبلی 4A بود. از آنجا که اندازه هسته سلف

کمکی متناسب با $\frac{1}{2}LI^2$ می‌باشد، اندازه سلف کمکی در روش جدید ۰/۱ روش قبلی است.



شکل ۱۲- جریان سلف کمکی در ولتاژ ورودی 600v و بار 300w



شکل ۱۳- ولتاژ کلکتور امیتر و سیگنال گیت سوئیچ پیشفاز در ولتاژ ورودی 600w و بار 300w

۴- طراحی حلقه فیدبک ولتاژ هر مبدل

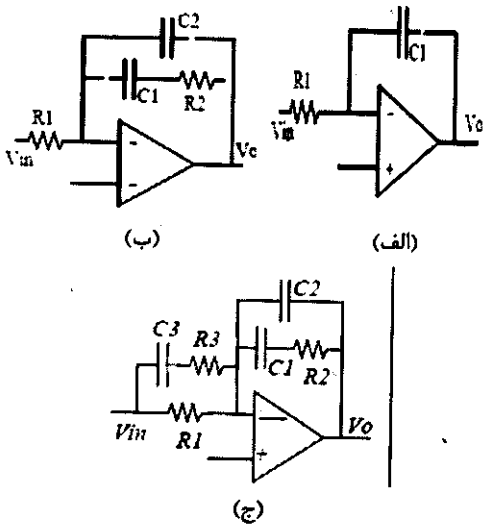
وجود مقاومت سری خازن فیلتر خروجی (ESR)، استفاده از کنترل کننده نوع دوم را برای منبع تغذیه فراهم می‌آورد. ESR خازن، صفری را به حلقه ولتاژ اضافه می‌کند که اگر این صفر بین فرکانس رزونانس فیلتر خروجی و فرکانس گذر حلقه ولتاژ قرار گیرد، افت شدید ۱۸۰ درجه فاز ناشی از فیلتر LC را در برابر فرکانس گذر حلقه ولتاژ به افت ۹۰ درجه و شیب بهره را در دیاگرام بود از $-40\frac{dB}{dec}$ به $-20\frac{dB}{dec}$ میرساند و شرایط پایداری برای حلقه ولتاژ فراهم می‌شود.

خازنهای الکترولیتی دارای مقاومت سری معادل مشخصی می‌باشند. در موارد خاص که رگولاسیون خیلی دقیق در خروجی مورد نیاز است و از خازنهایی با ESR خیلی کم استفاده می‌شود، این صفر با استفاده از کنترل کننده نوع سوم (با فرکانس گذر بالاتر از فرکانس تشدید فیلتر LC)، به حلقه ولتاژ اضافه می‌شود و یا در صورت عدم نیاز به پهنای باند بالا از کنترل کننده نوع اول استفاده می‌شود که فرکانس گذر حلقه ولتاژ قبل از فرکانس تشدید فیلتر LC قرار می‌گیرد. شکل (۱۴) این سه نوع کنترل کننده را نشان می‌دهد. [۵]

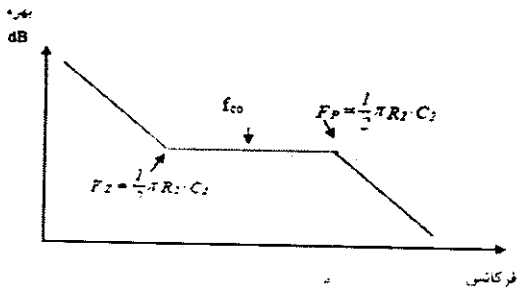
تابع انتقال کنترل کننده نوع دوم با فرض $C_2 << C_1$ برابر است با:

$$G=\frac{1+S\cdot R_2\cdot C_1}{S\cdot R_1\cdot(C_1+C_2)\cdot(1+S\cdot R_2\cdot C_2)} \qquad (۱۴)$$

دیاگرام بود بهره آن به صورت شکل (۱۵) است.



شکل ۱۴- انواع مختلف کنترل کننده الف- نوع اول ب- نوع دوم ج- نوع سوم



شکل ۱۵- دیاگرام بود بهره کنترل کننده نوع دوم

در این پروژه از کنترل کننده نوع دوم در مدار فیدبک استفاده شده است و منبع تغذیه به صورت ساده با یک بهره و فیلتر LC خروجی مدل می‌شود. در مبدلهای PWM معمولی این تقریب در مدل سازی بسیار به حالت واقعی نزدیک است، اما در این مبدل به واسطه وجود خازن کلمپ، مدل‌سازی کامل آن، برای طراحی بهینه‌تر پیشنهاد می‌شود.

طراحی به ازای بدترین حالت و حداکثر بهره حلقه ولتاژ، در ولتاژ ورودی 600v انجام می‌گیرد. برای اطمینان از پایداری (به دلیل عدم مدل سازی دقیق)، حاشیه فاز 50 درجه و فرکانس گذر 4KHz انتخاب می‌شود (به طور معمول فرکانس گذر حلقه ولتاژ بین یک چهارم تا یک پنجم فرکانس سوئیچینگ انتخاب می‌شود).

بنابراین:

$$\text{آزمایش} \Rightarrow \overline{A_{PWM}} = \frac{\Delta V_O}{\Delta V_{comp}} = 190 \qquad (۱۵)$$

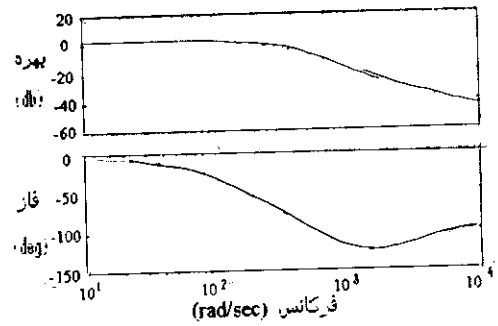
$$A_{sample} = \frac{2.5}{350} = 0.00714 \quad \text{بهره تقسیم ولتاژ} \qquad (۱۶)$$

$$\text{فرکانس تشدید فیلتر C} = \frac{1}{2\pi\sqrt{LC}} = \frac{1}{2\pi\sqrt{470^{\mu} \times 470^{\mu}}} = 339^{Hz} \qquad (۱۷)$$

$$F_{ESR} = \frac{1}{2\pi \times 65 \times 10^{-6}} = 2500^{HZ} \qquad (۱۸)$$

$$(1),(2),(3),(4) \Rightarrow G = \frac{62\,(S + 2500)}{(S + 339)^2} \qquad (۱۹)$$

در رابطه فوق G تابع انتقال حلقه ولتاژ بدون شبکه فیدبک می‌باشد. شکل (۱۶) دیاگرام بود این تابع انتقال را نشان می‌دهد.



شکل ۱۶- دیاگرام بود حلقه ولتاژ بدون شبکه فیدبک

مطابق با این دیاگرام، بهره سیستم جبران نشده در فرکانس گذر $f_{co}= ۴^{KHz}$ برابر dB ۳۴/۸- و فاز آن برابر ۱۱۲- درجه می‌باشد. بنابراین:

$$20\log\frac{R_2}{R_1} = 34.8 \Rightarrow \frac{R_2}{R_1} = 55 \qquad (۲۰)$$

که مقادیر $R_2=۲۷۰^{K\Omega}$ و $R_1=۴/۷^{K\Omega}$ انتخاب می‌شود. بر اساس روابط Venable:

$$\frac{f_p}{f_{co}} = \frac{f_{co}}{f_z} = K \qquad (۲۱)$$

با توجه به حاشیه فاز مطلوب ۵۰ درجه و فاز ۱۱۲- درجه در فرکانس f_{co} در سیستم جبران نشده، سیستم جبران کننده تنها به اندازه ۱۹۸=۵۰-۱۱۲-۳۶۰ درجه می‌تواند تأخیر ایجاد کند. بنابراین:

$$180 + 90 - Arc\tan(K) + Arc\tan\left(\frac{1}{K}\right) = 198 \Rightarrow \qquad (۲۲)$$

$$K = 6$$

$$\frac{f_p}{f_{co}} = 6 \Rightarrow f_p = 6 \times 4^{KHz} = 24^{KHz} \qquad (۲۳)$$

$$\frac{f_{co}}{f_z} = 6 \Rightarrow f_z = \frac{4^{KHz}}{6} = 670^{Hz} \qquad (۲۴)$$

$$f_z = \frac{1}{2\pi R_2 \cdot C_1} \Rightarrow \qquad (۲۵)$$

$$C_1 = \frac{1}{2\pi \times 270^{K} \times 670} \Rightarrow C_1 = 880^{PF}$$

$$f_p = \frac{1}{2\pi R_2 \cdot C_2} \Rightarrow \qquad (۲۶)$$

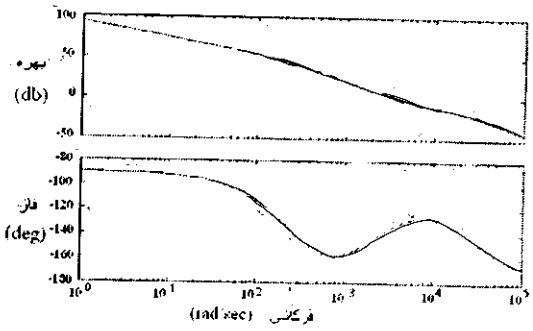
$$C_2 = \frac{1}{2\pi \times 270^{K} \times 24^{K}} \Rightarrow C_2 = 24^{PF}$$

مقاومتهای تقسیم ولتاژ عبارتند از:

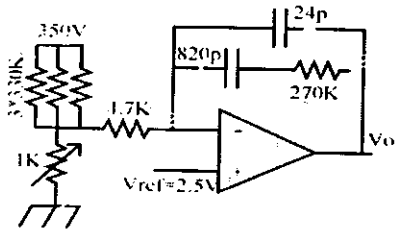
$$R_{S1} = \frac{330^{K\Omega}}{3} = 110^{K\Omega}, \ (1^{K\Omega} \text{ پتانسیومتر})$$
$$R_{S2} = 785^{\Omega}$$

(۲۷)

شکل (۱۷) دیاگرام بود سیستم جبران شده را نشان می‌دهد. شکل (۱۸) مدار فیدبک منبع تغذیه را نشان می‌دهد. opamp نشان داده شده در شکل، تقویت کننده خطای IC، UC3879 است که ولتاژ مرجع $۲/۵^{Volt}$ به صورت داخلی برای آن فراهم می‌شود و شبکه فیدبک به پایه های ۲ و ۳، IC متصل می‌شود.



شکل ۱۷- دیاگرام بود سیستم جبران شده



شکل ۱۸- مدار فیدبک منبع تغذیه

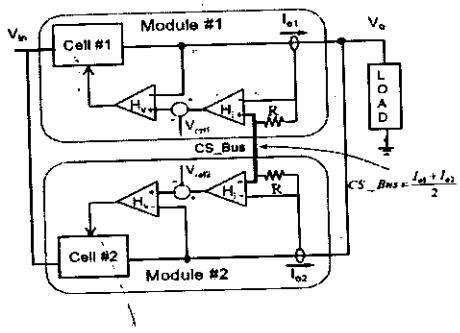
۵- روش‌های تقسیم بار در منابع تغذیه

از آنجا که منابع تغذیه متعارف به عنوان یک منبع ولتاژ خوب با مقاومت خروجی کم طراحی می‌شوند، در هنگام موازی کردن تقسیم جریان بین آنها به خوبی انجام نمی‌گیرد. در صورتی که دو منبع ولتاژ ایده‌آل با مقاومت خروجی صفر و ولتاژهای متفاوت موجود باشند هیچ گاه قابلیت موازی شدن را دارا نمی‌باشند. اما در موارد واقعی‌تر دو منبع ولتاژ دارای مقاومت خروجی کوچکی هستند و یک عدم تطابق کوچک در ولتاژ خروجی آنها وجود دارد. بنابراین در صورت موازی شدن آنها منبعی که ولتاژ بیشتری دارد جریان بیشتری به بار تحویل می‌دهد و اختلاف جریان آنها بستگی به مقاومت خروجی منابع دارد به طوری که هر چه مقاومت خروجی منابع بزرگتر باشد تقسیم جریان بهتر صورت می‌گیرد اما در عوض رگولاسیون بار بدتر می‌شود؛ یعنی تغییرات ولتاژ خروجی از بی باری تا بار کامل زیاد می‌شود.

افزایش مقاومت خروجی برای تقسیم جریان بهتر اساس روش‌های پسیو را در تقسیم جریان بین منابع تشکیل می‌دهد. روش‌های تقسیم جریان (از جمله روش‌های پسیو) به طور کامل در مرجع [۲] معرفی و بررسی شده است و خواننده برای آشنایی بیشتر می‌تواند به مرجع [۲] مراجعه کند. اما در اینجا مختصری بر این روش‌ها اشاره می‌شود. ساده‌ترین نمونه از روش‌های پسیو اضافه کردن مقاومت اضافی در خروجی هر منبع تغذیه است. ضعف این روش تلفات بالای مقاومت اضافه شده و رگولاسیون بد بار است. روش دیگر استفاده از جریان خروجی هر مدول برای برنامه‌ریزی ولتاژ مرجع می‌باشد. در این روش از جریان خروجی هر مدول نمونه‌برداری می‌شود و با استفاده از این جریان، ولتاژ مرجع برای آن مدول تصحیح می‌شود. مزیت این روش نسبت به روش قبلی تنها در کم شدن تلفات در مقاومت سری اضافه شده می‌باشد؛ اما مشکل رگولاسیون بد بار همچنان وجود دارد. روش دیگر استفاده از محدود کننده جریان برای هر مدول است [۶]. در این روش هر مبدل به طور مجزا یک محدود کننده جریان دارد و بهره DC ولتاژ خطا در هر مبدل زیاد است. از آنجا که در عمل ولتاژ خروجی تمامی منابع برابر نیست، واحدی که دارای بیشترین ولتاژ خروجی است بار را تغذیه می‌کند که تا جایی که محدود کننده جریانش وارد عمل شود. در نتیجه ولتاژ خروجی به سطح بیشترین ولتاژ واحد بعدی کاهش می‌یابد و دومین واحد اضافه جریان بار را تغذیه می‌کند و با افزایش جریان بار این عمل برای بقیه مدولها تکرار می‌شود. در این روش در حالات دینامیکی و در لحظه محدودکنندگی جریان، تنظیم ولتاژ خروجی ضعیف است و در حالت استاتیکی نیز تقسیم جریان مساوی بین منابع صورت نمی‌گیرد. اما از آنجا که منابع تغذیه در حداکثر توان‌دهی خود بیشترین راندمان را دارند بازده این روش بالا است. روش دیگر از روشهای پسیو، محدود کردن بهره DC جبران کننده ولتاژ می‌باشد [۷]. در حالت عادی و طراحی تک مدوله منبع تغذیه، بهره DC جبرانگر ولتاژ نامحدود طراحی می‌شود تا ریپل ولتاژ ورودی در خروجی منبع تغذیه ظاهر نشود. در تقسیم بار به روش محدود کردن بهره DC جبرانگر ولتاژ، از

خاصیت غیر خطی منبع استفاده می‌شود و بهره DC جبرانگر ولتاژ محدود است زیرا بهره DC بالای مدار فیدبک اثرات غیر خطی را کاهش می‌دهد [۲]. هنگامی که مشخصه بخش قدرت از نقطه نظر DC از جریان بار مستقل باشد این روش قابل پیاده‌سازی نیست؛ هر چند در عمل معمولاً از نقطه نظر DC ولتاژ خروجی بر حسب ولتاژ کنترل غیر خطی و وابسته به جریان بار است [۷]. در این روش نیز همچون دیگر روشهای پسیو رگولاسیون بار خوب نیست. به طور کلی روشهای پسیو موازنه بین تقسیم بار خوب و رگولاسیون بار خوب می‌باشد [۲].

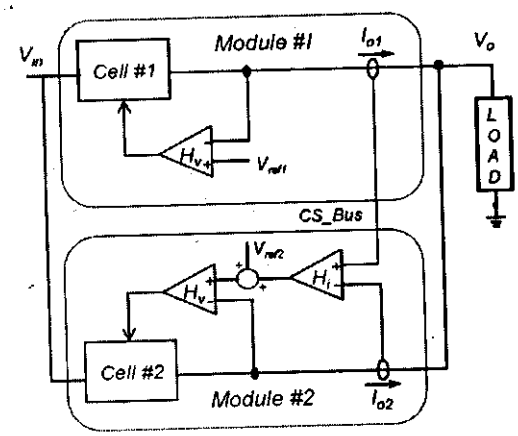
روشهای پیشرفته‌تر تقسیم جریان روشهای اکتیو می‌باشد. در این روشها از یک باس تقسیم جریان برای انتقال اطلاعات و تقسیم بار مساوی بین مدولها استفاده می‌شود. روشهای اکتیو به دو دسته تقسیم جریان متوسط و تقسیم جریان به روش Master-Slave تقسیم‌بندی می‌شود. در روش تقسیم جریان متوسط [۸] راهبرد کنترل بر این مبنا است که هر مدول جریان خود را مساوی با جریان متوسط مدولها تنظیم کند. شکل (۱۹) دو مدول موازی شده با این روش را نشان می‌دهد. ولتاژ باس تقسیم جریان متناسب با متوسط جریان مدولها است.



شکل ۱۹- تقسیم جریان متوسط با حلقه خارجی تقسیم جریان

به طور کلی برای n مدول، جریان هر مدول پس از تبدیل به سیگنال ولتاژ از طریق یک مقاومت به باس وصل می‌شود. در شکل (۱۹) در صورتی که جریان هر مدول با جریان متوسط برابر نباشد، یک ولتاژ مثبت یا منفی دو سر مقاومت تقسیم جریان (R) قرار می‌گیرد و تقویت کننده خطای تقسیم جریان (H_i) این تفاضل جریان را با تغییر در ولتاژ مرجع مدول تصحیح می‌کند. یکی از معایب این روش این است که با وقوع خطا در خروجی یکی از مدولها، باس تقسیم جریان با جریان کمتر از تقاضای بار برنامه‌ریزی می‌شود و کل سیستم از کار می‌افتد. یک راه حل برای این معضل محدود کردن ولتاژ تصحیح کننده ولتاژ مرجع است [۶]. هر چند این روش ممکن است سیستم را از سقوط کامل نجات دهد، اما باز هم در زمان خطا افت ولتاژ دو سر بار اجتناب‌ناپذیر است. راه حل دیگر اضافه کردن مدار تشخیص خطاست، به طوری که با وقوع خطا ارتباط مدول با باس تقسیم جریان قطع شود.

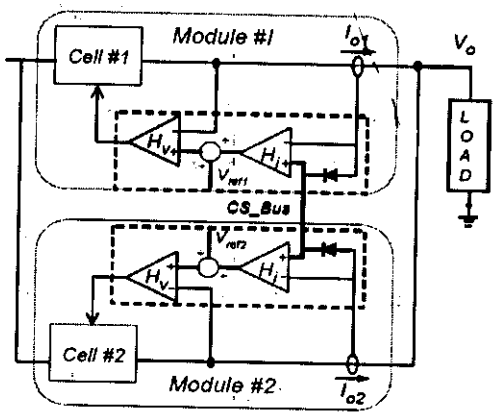
در روشهای تقسیم جریان متوسط اطلاعات روی باس مربوط به متوسط جریان مدولهاست و راهبرد کنترل کمینه‌سازی تفاوت جریان هر مدول با متوسط جریان مدولها است اما در روشهای Master-Slave اطلاعات باس، مربوط به یک مدول به نام Master است و دیگر مدولها (Slave) سعی می‌کنند اختلاف خود را با مدول Master حداقل سازند [۹ و ۱۰]. روشهای Master-Slave به دو دسته اجباری و اتوماتیک تقسیم می‌شوند. شکل (۲۰) بلوک دیاگرام روش Master-Slave اجباری را نشان می‌دهد.



شکل ۲۰- تقسیم جریان Master-Slave اجباری با حلقه خارجی تقسیم جریان

مدول Master وظیفه تنظیم ولتاژ خروجی را بر عهده دارد و جریان مدول Master به عنوان مرجع برای دیگر مدولها (Slave) روی باس تقسیم جریان قرار می‌گیرد. بدین ترتیب هر مدول Slave سعی در تعقیب جریان مدول Master دارد. عیب اساسی این روش قابلیت اطمینان پایین آن است به طوری که در صورت نقص در مدول Master کل سیستم از کار می‌افتد. برای برطرف ساختن این عیب و بالا بردن قابلیت اطمینان از روش

Master-Slave اتوماتیک استفاده می‌شود. شکل (۲۱) بلوک دیاگرام این روش را نشان می‌دهد.



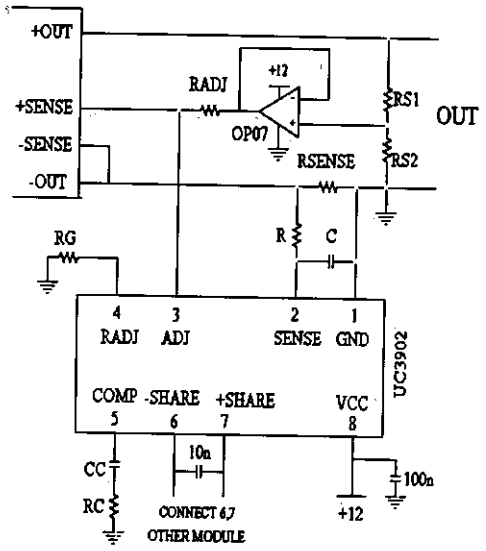
شکل ۲۱- تقسیم جریان Master-Slave اتوماتیک با حلقه خارجی تقسیم جریان

مدول با بیشترین جریان خروجی نقش Master را به عهده می‌گیرد و سیگنال ولتاژ متناسب با جریان خروجی آن روی باس قرار می‌گیرد و ولتاژ مرجع دیگر مدولها (Slave) برای تعقیب مدول Master تصحیح می‌شوند. این روش قابلیت اطمینان بالایی دارد و در صورت بروز خطا در هر مدول، آن مدول به طور خودکار از سیستم خارج می‌شود حتی در صورت اتصال کوتاه شدن باس تقسیم جریان ولتاژ مرجع مدول تغییر نمی‌کند. عیب اساسی این روش ناپایداری و جابه‌جایی مداوم مدولهای Master و Slave است به طوری که جریان هر مدول حول نقطه تعادل نوسان می‌کند [۱۰]. برای حل این مشکل یک ولتاژ Offset در ورودی سر منفی کنترل کننده تقسیم جریان قرار می‌دهند و بدین ترتیب یک اختلاف جریان ثابت بین مدول Master و Slave ایجاد می‌شود.

روشهای اکتیو ذکر شده در این مقاله تنها روشهای اساسی تقسیم جریان می‌باشد و بر حسب این که حلقه کنترل تقسیم جریان نسبت به حلقه کنترل ولتاژ در چه وضعیتی باشد ترکیب‌های گوناگون با رفتارهای دینامیک و استاتیک متفاوت ایجاد می‌شود. خواننده می‌تواند برای آشنایی با این ترکیب‌ها و روش‌های فرعی دیگر به مرجع [۲] مراجعه کند.

۶- موازی‌سازی سه مدول از مبدل 3kw

موازی‌سازی سه مدول توسط IC، UC3902 انجام شده است که از روش Automatic Master-Slave با حلقه خارجی تقسیم جریان استفاده می‌کند. خواننده می‌تواند برای آشنایی با این IC به مرجع [۲ و ۱۲] مراجعه کند. شکل (۲۲) مدار تقسیم جریان در مبدل مدولار پیاده‌سازی شده را نشان می‌دهد.



شکل ۲۲- مدار تقسیم جریان در مبدل پیاده‌سازی شده

طراحی عناصر مدار مطابق با گامهای زیر انجام می‌گیرد.

گام ۱- انتخاب مقاومت R_{SENSE}

مقاومت R_{SENSE} با توجه به جریان حداکثر مدول و حداکثر ولتاژ SHARE BUS مشخص می‌شود. ولتاژ $SHARE^{+}$ کمتر از ۱۰^{Volt} و یا ۲- V_{CC} (هر کدام که کوچکتر باشد) می‌باشد. از آنجا که تغذیه IC در این مدار ۱۲^{Volt} است، بنابراین: $V_{SHARE_MAX} = ۱۰^{Volt}$ و با توجه به بهره ۴۰، CURRENT SENSE AMPLIFIER، $V_{SENSE_MAX} = \frac{10}{40} = 0.25^{Volt}$ می‌باشد. پس:

$$R_{SENSE} = \frac{V_{SENSE_MAX}}{I_{O_MAX}} = \frac{0.25}{8.57} = 0.029^{\Omega} \qquad (۲۸)$$

که از چهار مقاومت کربنی $0/1^{\Omega}$ به صورت موازی استفاده شده است.

گام ۲- انتخاب مقاومت R_G

حداقل مقدار R_G از رابطه $R_G = \frac{2.6^{Volt}}{I_{G_MAX}}$ به‌دست می‌آید که $2/6^{Volt}$ ولتاژ پایه ۴، UC3902 است و I_{G_MAX} حداکثر جریانی است که می‌تواند از ترانزیستور ADJ OUTPUT AMPLIFIER عبور کند که برابر 10^{mA} است. با توجه به اینکه در عمل ولتاژ پایه ۴ برابر $1/8^{Volt}$ بود و با انتخاب $I_{ADJ} = 5^{mA}$، به‌دست می‌آید:

$$R_G = \frac{1.8^{Volt}}{5^{mA}} = 360^{\Omega} \qquad (۲۹)$$

که مقدار 360^{Ω} انتخاب شد و مقدار $I_{G_MAX} = 5/5^{mA}$ را نتیجه می‌دهد.

گام ۳- انتخاب مقاومت R_{ADJ}

IC، UC3902 برای حداقل کردن اختلاف جریان بین مدول Master و مدولهای Slave با کشیدن جریان از پایه ۳ IC، باعث تغییر ولتاژ V_{SENSE}^{+} می‌شود. با کاهش V_{SENSE}^{+}، حلقه ولتاژ مدول Slave، ولتاژ خروجی مدول را بالا می‌آورد تا اختلاف جریان آن با مدول Master حداقل شود. بنابراین چنانچه برای تقسیم جریان مساوی، ولتاژ خروجی هر مدول به اندازه ΔV_O تغییر کند، نتیجه می‌شود:

$$\Delta V_{o_MAX} = R_{ADJ} \cdot I_{G_MAX} \cdot \frac{V_o}{V_{ref}} + R_{SENSE} \cdot I_{o_MAX} \qquad (۳۰)$$

که در این رابطه $R_{SENSE} \cdot I_{O_MAX}$ افت ولتاژ روی مقاومت حس‌کننده جریان و $R_{ADJ} \cdot I_{G_MAX} \cdot \frac{V_O}{V_{ref}}$ تغییر ولتاژ خروجی مدول در اثر عملکرد UC3902 می‌باشد. با انتخاب $\Delta V_{0_MAX} = 10^{VolT}$، به‌دست می‌آید:

$$10 = R_{ADJ} \times 5.5 \times \frac{350}{2.5} + 0.25 \Rightarrow R_{ADJ} = 12.6^{\Omega} \qquad (۳۱)$$

که مقدار $R_{ADJ} = 12^{\Omega}$ انتخاب شد.

گام ۴- محاسبه المانهای جبران‌کننده R_C و C_C

برای جلوگیری از تأثیر متقابل حلقه تقسیم جریان و حلقه ولتاژ و ناپایداری سیستم، فرکانس گذر حلقه تقسیم جریان به اندازه کافی از فرکانس گذر حلقه ولتاژ دور انتخاب می‌شود. از آنجا که فرکانس گذر حلقه ولتاژ برابر 4^{KHZ} است (شکل ۱۷)، فرکانس گذر حلقه تقسیم جریان 100^{HZ} انتخاب می‌شود.

تابع انتقال حلقه تقسیم جریان برابر است با:

$$T_{SHARELOOP}(s) = T_{PWR}(s) \bullet T_{V_0 \to V_i}(s) \bullet T_{FILTER}(s) \bullet T_{CSA}(s) \bullet T_{SHA}(s) \bullet T_{EA}(s) \bullet T_{ADJ}(s) \qquad (۳۲)$$

که در رابطه فوق:

$T_{PWR}(s)$ تابع انتقال حلقه ولتاژ است.

$T_{V_0 \to V_i}(s)$ تابع انتقال ولتاژ خروجی نسبت به ولتاژ دو سر مقاومت حس‌کننده جریان خروجی مدول، و برابر:

$$T_{V_0 \to V_i}(s) = \frac{R_{SENSE}}{R_{LOAD}} \qquad (۳۳)$$

می‌باشد.

$T_{FILTER}(s)$ تابع انتقال فیلتر RC حذف نویز و برابر:

$$T_{FILTER}(s) = \frac{1}{1 + RCS} = \frac{1}{1 + 100^{\Omega} \times 100^{nF} \times S} \qquad (۳۴)$$

می‌باشد.

$T_{CSA}(s)$ تابع انتقال CURRENT SENSE AMPLIFIER و برابر ۴۰- است.

$T_{SHA}(s)$ برابر حاصلضرب بهره SHARE DRIVER AMPLIFIER و SHARE SENSE AMPLIFIER است و برابر واحد می‌باشد.

$T_{EA}(s)$ تابع انتقال تقویت‌کننده خطا و برابر:

$$T_{EA}(s) = GM \cdot X_{COMP}(s) \qquad (۳۵)$$

است که در آن GM بهره هدایتی تقویت‌کننده خطا و $X_{COMP}(s)$ امپدانس عنصرهای جبرانگر و برابر:

$$X_{COMP}(S) = \left(\frac{1}{C_C \cdot S} + R_C\right) \qquad (۳۶)$$

می‌باشد.

$T_{ADJ}(s)$ تابع انتقال تغییر ولتاژ خروجی در اثر تغییر ولتاژ مدار جبرانگر و برابر:

$$T_{ADJ}(s) = \frac{R_{ADJ}}{R_G} \cdot \frac{V_O}{V_{REF}} \qquad (۳۷)$$

است.

مقدار C_C از رابطه زیر به‌دست می‌آید:

$$C_C = A_{PWR} \cdot \frac{R_{SENSE}}{R_{LOAD}} \cdot A_{CSA} \cdot GM \cdot \frac{1}{\pi \cdot f_{OS}} \cdot \frac{R_{ADJ}}{R_G} \cdot \frac{V_O}{V_{REF}} \qquad (۳۸)$$

که در رابطه فوق، f_{OS} فرکانس گذر حلقه تقسیم جریان و برابر ۱۰۰ HZ و A_{PWR} بهره حلقه ولتاژ در فرکانس گذر f_{OS} و مطابق با شکل (۱۷) برابر ۴۴۶ می‌باشد. بنابراین:

$$C_C = 446 \times \frac{0.025}{20} \times 40 \times 4.5^{m} \times \frac{1}{\pi \times 100} \times \frac{12}{330} \times \frac{350}{2.5} = 1600^{\mu F} \qquad (۳۹)$$

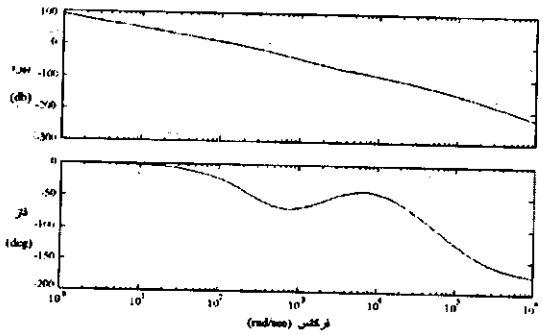
مقدار R_C از رابطه زیر به‌دست می‌آید:

$$R_C = \frac{1}{2\pi \cdot f_{OS} \cdot C_C} = \frac{1}{2\pi \times 100 \times 1600^{\mu}} = 1^{\Omega} \qquad (۴۰)$$

که از مقاومت R_C صرف نظر می‌شود. با توجه به مقادیر عنصرهای به‌دست آمده نتیجه می‌شود:

$$T_{SLAVELOOP}(s) = T_{PWR}(s) \times \frac{0.025}{20} \times \left(\frac{1}{1+100^{\Omega} \times 100^{\mu F} \times S}\right) \times (-40) \times 1 \times 4.5^{m} \times \left(\frac{1}{0.0016 \times S}\right) \times \frac{12}{330} \times \frac{350}{2.5} \qquad (۴۱)$$

شکل (۲۳) دیاگرام بود حلقه تقسیم جریان را نشان می‌دهد.



شکل ۲۳- دیاگرام بود حلقه تقسیم جریان

۷- نتیجه‌گیری

در این مقاله پیاده‌سازی و بهبود مبدل FB-PWM-ZVZCS در توان 3kw و فرکانس سوئیچینگ 30KHz و ولتاژ خروجی 350v ارائه شد.

همان طور که ذکر شد اشکال اصلی این منبع تغذیه از دست رفتن شرایط ZVS برای سوئیچهای بال پیشفاز در بار سبک بود که با اضافه کردن سلف کمکی و تغییر راهبرد کنترل، این مشکل برطرف شد. سپس با استفاده از روش تقسیم جریان Automatic Master Slave سه مدول از منبع تغذیه ساخته شده با هم موازی شد.

نمادها	
R	مقاومت
L	سلف
C	خازن
D	دیود
V	ولتاژ
I	جریان
F_z	فرکانس صفر
F_P	فرکانس قطب

F_{CO}	فرکانس گذر بهره
A_{PWM}	بهره PWM
A_{sample}	بهره مدار نمونه بردار (تقسیم ولتاژ)
CS_Bus	باس تقسیم جریان
G, T	توابع انتقال
GM	بهره هدایتی تقویت کننده خطا
X_{comp}	امپدانس عنصرهای جبرانگر

مراجع

[1] J. G. Cho, J. W. Back, C. Y. Jeong, and G. H. Rim, "Novel zero-voltage and zero-current-switching full-bridge PWM converter using a simple auxiliary circuit", IEEE Transactions on Industry Applications, vol. 35, no. 1, pp. 15–20, 1999.

[۲] "طراحی و ساخت منبع تغذیه مدولار توان بالا به روش ZVZCS"، بابک هنرجو، پایان‌نامه کارشناسی ارشد، دانشگاه صنعتی اصفهان، ۱۳۸۱

[3] T. T. Song, and N. Huang, "A Novel zero-voltage and zero-current-switching full-bridge PWM converter", IEEE Transaction on Power Electronics, vol. 20, no. 2, pp. 286-291, 2005.

[4] X. Feng, X. DianGua and L. YuXiu, "A Novel zero-voltage and zero-current-switching full-bridge PWM converter", IEEE conference (IECON), pp. 383-390, 2003.

[5] A. Pressman, "Switching power supply design", Second Edition McGraw Hill, USA, 1998.

[6] B. Mammano and M. Jordan, "Load sharing with paralleled power supplies", Unitrode Corporation, 1991.

[7] I. Batarseh, K. Siri and H. Lee, "Investigation of the output droop characteristics of parallel-connected dc-dc converters", Power Electronics Specialists Conference, PESC, vol. 2, pp. 1342 – 1351, 1994.

[8] V. J. Thottuvelil and G. C. Verghese, "Stability analysis of paralleled dc/dc converters with active current sharing", Power Electronics Specialists Conference, PESC, vol. 2, pp. 1080 –1086, 1996.

[9] Y. Panov, J. Rajagopalan and F. C. Lee, "Analysis and design of N paralleled dc-dc converters with master-slave current-sharing control", Applied Power Electronics Conference and Exposition, APEC, vol. 1, pp. 436–442, 1997.

[10] J. Rajagopalan, K. Xing, Y. Guo, F. C. Lee and B. Manners, "Modeling and dynamic analysis of paralleled dc/dc converter with master-slave current sharing control", Applied Power Electronics Conference and Exposition, APEC, vol. 2, pp. 678 –684, 1996.

[11] M. Jordan, "UC3907 load share IC simplifies parallel power supply design", Application Note, U-129, Unitrode Corporation.

[12] L. Balogh, "The UC3902 load share controller and Its performance in distributed power systems", Application Note, U-163, Unitrode Corporation.