

کاهش توان در سیستمهای نهفته بر مبنای کاهش فعالیت سوئیچینگ سیگنالها در گذرگاههای آدرس و داده

دکتر حسین پدرام
هیات علمی دانشگاه
صنعتی امیرکبیر

دکتر احمد کاردان
هیات علمی دانشگاه
صنعتی امیرکبیر

مهدی ملکی
هیات علمی دانشگاه آزاد
اسلامی (واحد سما اراک)

$$P_{chip} \propto \sum_{i=1}^N C_{loadi} \cdot V_{dd}^2 \cdot f \cdot p_{ti} \quad (1)$$

در این رابطه مجموع روی تمام نودهای مدار بسته شده است. C_{loadi} ظرفیت خازنی در نودهای مدار، V_{dd} ولتاژ تغذیه و f فرکانس و p_{ti} فاکتور فعالیت¹ در نود i می باشد.

برای کم کردن توان باید مولفه های رابطه ی بالا را کاهش دهیم. کم کردن V_{dd} با توجه به توان دوی آن تاثیر قابل ملاحظه ای خواهد داشت، ولیکن برای کاربردهای قابل حمل کافی نیست. باید مولفه های دیگر را نیز همزمان کاهش دهیم. از میان مولفهای بالا f ، V_{dd} و C توسط تکنولوژی روز محدود می شوند، اما فاکتور فعالیت را می توانیم توسط تکنیکهایی کاهش دهیم. در واقع کاهش فاکتور فعالیت یکی از روشهای موثر کاهش توان پویا می باشد.

اگر نودهای یک مدار را به دو دسته ی نودهای درونی با ظرفیت خازنی کم و نودهای i/o با ظرفیت خازنی تقسیم بندی کنیم رابطه ی 1 به صورت زیر نوشته می شود:

$$P_{chip} \propto C_{int} * N(\text{transition})_{int} + C_{i/o} * N(\text{transition})_{i/o} \quad (2)$$

در این رابطه فرض شده است ظرفیت خازنی برای نودهای درونی و i/o در هر گروه مشابه هم است.

همچنین N برابر ماکزیمم تغییرات سیگنال برای توان حداکثر و یا متوسط تغییرات سیگنال در مورد توان متوسط برای نودها می باشد. همچنین فرض کرده ایم که V_{dd} و f برای طراحی کم توان بهینه شده اند و لذا برای کاهش توان بیشتر می خواهیم تغییرات سیگنال را کاهش دهیم.

به طور طبیعی تعداد تغییرات نودهای درونی از تغییرات نودهای i/o بیشتر است (زیرا که نودهای درونی از نودهای i/o بیشتر است)، در حالیکه ظرفیت خازنی نودهای درونی به مراتب کمتر از ظرفیت خازنی نودهای i/o می باشد [3]. لذا توان مصرف شده در اثر یک تغییر سیگنال در نود i/o می تواند معادل توان مصرف شده در 100 تا 1000 تغییر سیگنال در نودهای درونی باشد.

چکیده: امروزه سیستمهای نهفته به میزان زیادی در کاربردهای قابل حمل استفاده می شود. کاهش توان در این گونه از سیستمها بسیار مورد توجه است. در این مقاله سعی شده است با بررسی روشهای کاهش توان در سیستمهای نهفته اثرات آنها را بر کاهش تغییرات سیگنال و در نتیجه کاهش توان پویا مورد ارزیابی قرار دهیم.

تغییرات سیگنال بر روی نودهای خارجی و بخصوص گذرگاهها نقش مهمی در توان مصرفی در یک تراشه خواهد داشت لذا بررسی تکنیکهایی که این تغییرات را کاهش دهند در حوزه ی کاری ما قرار دارد. تکنیکهای مختلف توسط سیمولاتور SimpleScalar مورد ارزیابی قرار گرفته اند. در این آزمایش این تکنیکها بر روی دو معماری Alpha و Arm پیاده سازی شده اند. همچنین از برنامه های Spec2000 به عنوان ورودی تست استفاده شده است.

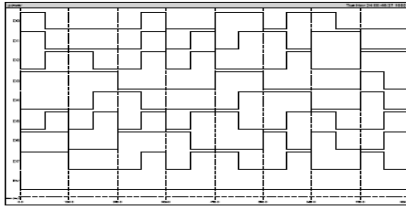
واژه های کلیدی: کاهش توان، سیستمهای نهفته، گذرگاه داده، گذرگاه آدرس، تغییرات سیگنال.

1- مقدمه

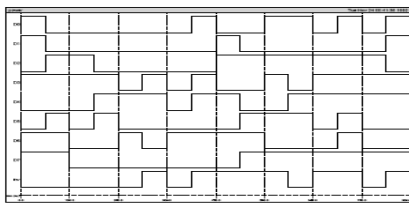
تکنولوژی غالب در سیستمهای کم توان بر اساس Cmos است، زیرا که مدارات ساخته شده از Cmos به طور ذاتی در دسته ی مدارهای کم توان قرار دارند. در مقایسه با مدارهای Ecl و Ttl و در یک سطح یکسان، مدارات Cmos از توان به مراتب کمتری استفاده می نمایند. این عامل یکی از دلایل مهم در استفاده ی گسترده این تکنولوژی در کاربردهای فراوان است. این گونه از مدارات در کاربردهای مصرفی ساده گرفته تا سوپر کامپیوترها استفاده می شوند.

توان مصرفی در یک مدار Cmos از دو مولفه ی استاتیک و پویا تشکیل شده است. توان مصرفی در یک گیت Cmos در حدود نانو وات می باشد و در بحث ما قابل صرف نظر می باشد. توان پویا مصرفی از رابطه ی زیر بدست می آید [1]:

در این روش ماکزیمم تغییرات سیگنال از n به $n/2$ کاهش پیدا می کند و لذا ماکزیمم توان مصرفی نیز نصف می شود. در شکل (1) نمونه ی کار این تکنیک بر روی یک گذرگاه 8 بیتی ملاحظه می شود. در قسمت الف داده به صورت نرمال ارسال شده درحالیکه در قسمت ب داده با استفاده از تکنیک Bus-invert ارسال شده است.



الف



ب

شکل (1): در قسمت الف داده ی 8 بیتی به صورت نرمال ارسال شده در حالیکه در قسمت ب داده با تکنیک Bus-invert ارسال شده است.

با اینکه تعداد ماکزیمم تغییرات سیگنال به نصف کاهش پیدا کرده است ولی میزان متوسط تغییرات به همان خوبی کاهش نمی یابد، مثلا در گذرگاه 8 بیتی میزان متوسط تغییرات سیگنال در یک برهه ی زمانی از 4 به 3.27 کاهش می یابد. یعنی حدود 81.8% حالت نرمال. همچنین این تکنیک برای استفاده در گذرگاه آدرس که داده به صورت ترتیبی ارسال می شود خوب عمل نمی کند. به عنوان مثال در مورد گذرگاه 8 بیتی تعداد تغییرات سیگنال در یک برهه ی زمانی 1.99 می باشد که با استفاده از این روش تنها به 1.82 می رسد. لذا برای این گونه اطلاعات نیاز به تکنیکهای دیگری می باشد که در ادامه بررسی شده اند.

3- کاهش توان مصرفی بر روی گذرگاه آدرس

بر خلاف گذرگاه داده که ماهیت تصادفی دارد در گذرگاه آدرس چنین فرضی درست نیست و اغلب آدرسهای ایجاد شده ترتیبی هستند. لذا روشهایی که در این قسمت موجود هستند از این نکته استفاده کرده و تغییرات سیگنال را کاهش می دهند

روش T0: در این روش [6] از یک بیت اضافی به نام inc استفاده شده است. در این روش چنانچه آدرسهای متوالی بخواهند ارسال شوند بیت inc یک می شود و آدرس قبلی بر روی گذرگاه نگهداری می شود و یا به اصطلاح منجمد می شود و بدین ترتیب از تغییرات سیگنال احتمالی

با توجه به مطالب بالا می توانیم ایده ی مطرح شده در این گونه از تکنیکهای کاهش توان را چنین بیان کرد:

داده را طوری کد می کنیم که تغییرات سیگنال در نودهای با ظرفیت بزرگ (i/o) کمتر شود، اگرچه که این کار باعث افزایش کمی در تغییرات سیگنال در نودهای با ظرفیت خازنی کوچک (مدار داخلی) خواهد شد.

گذرگاهها مدلهای رایج برای ارتباطات i/o می باشند. همچنین به علت ترافیک زیاد روی این گذرگاهها حجم توان مصرفی روی این گذرگاهها زیاد است. به همین دلیل در ادامه با بررسی روشهای عمده در گذرگاههای داده و آدرس این روشها را توضیح داده و سپس با پیاده سازی بر روی دو معماری Alpha و Arm و توسط برنامه ی SimpleScalar [4] نتایج را بررسی خواهیم کرد.

2- کاهش توان مصرفی بر روی گذرگاه داده

اغلب توزیع داده روی خطوط گذرگاه داده به صورت تصادفی انجام می پذیرد با در نظر گرفتن چنین فرضی در هر برهه ی زمانی (time slot) داده ی روی گذرگاهی به عرض n به احتمال مساوی یکی

از 2^n داده ی موجود خواهد بود. تعداد میانگین تغییرات سیگنال نیز $n/2$ خواهد شد (توزیع دو جمله ای). لذا توان متوسط نیز متناسب $n/2$ خواهد بود. هنگامیکه تمام گذرگاه دچار تغییر شود (که این عمل به احتمال $1/2^n$ انجام خواهد شد) ماکزیمم توان مصرف خواهد شد (بدترین حالت) و لذا توان ماکزیمم متناسب n می شود.

با کد کردن اطلاعات در خطوط i/o کاری می کنیم که همان میزان اطلاعات در همان زمان ولی با تغییرات سیگنال کمتری ارسال شود. یکی از روشهای معمول در این حوزه استفاده از تکنیک Bus-invert [5] می باشد.

در این روش از یک بیت اضافی به نام invert استفاده می شود، چنانچه $invert=1$ باشد اطلاعات روی گذرگاه به صورت مکمل یک خواهد بود. با استفاده از این روش ماکزیمم توان مصرفی را می توانیم به نصف کاهش دهیم. پروسه ی کار بدین صورت است:

1- فاصله ی همینگ² بین داده ی روی گذرگاه و داده ی

را که می خواهیم ارسال کنیم را محاسبه می کنیم.

2- اگر این مقدار از $n/2$ بیشتر شد بیت invert را برابر

یک می کنیم و داده را بصورت معکوس بر روی

گذرگاه ارسال می کنیم، در غیر این صورت invert

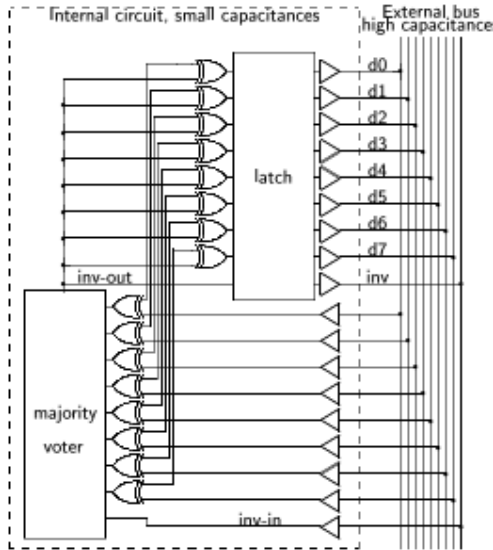
برابر صفر می شود و داده به صورت نرمال ارسال می

شود.

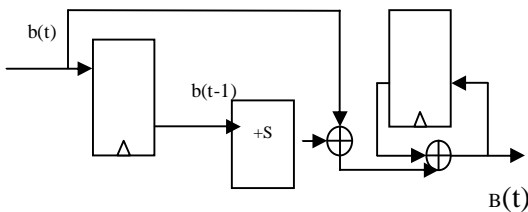
3- در طرف گیرنده بسته به مقدار invert اطلاعات

دریافتی را بدست می آوریم.

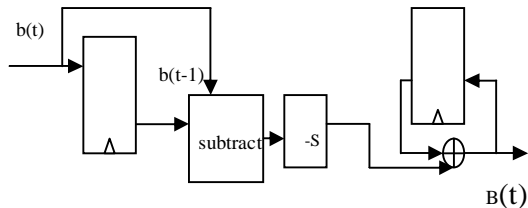
[11] استفاده نمودیم. برای این منظور آدرسهای تولید شده توسط اجرای این برنامه را ردگیری کرده و به عنوان فایل تست تهیه کرده ایم.



شکل (2): مدار Bus-invert



شکل (3): مدار T0-xor



شکل (4): مدار Offset-xor-s

این کار را بر روی دو معماری مختلف Alpha و Sa-1100 Arm پیاده سازی نمودیم. نتایج حاصله را در جدولهای 1 و 2 ملاحظه می کنید. در ستون اول نام برنامه های تست را مشاهده می کنید. این برنامه ها شامل برنامه های صحیح و اعشاری می باشند. برنامه آخر مربوط به داده تصادفی است. دقت کنید که ملاک آدرس اجرای این برنامه ها می باشد. در ستون بعدی تعداد تغییرات سیگنال در حالت معمولی و بدون استفاده از تکنیکهای کاهش توان را ملاحظه می کنید

جلوگیری به عمل می آید. بعلت ناسازگاریهایی که سیستمهای با بیت اضافی با سیستمهای موجود دارند، روشهایی مناسب است که از بیت اضافی استفاده نکنند دو روش در این قسمت ملاحظه خواهند شد ولی در ابتدا لازم است اصطلاحات زیر تعریف شوند:

$b(t)$: مقدار آدرسی که قرار است در زمان t روی گذرگاه فرستاده شود.³

$B(t)$: آدرس کد شده که در زمان t بر روی گذرگاه فرستاده می شود.⁴

S : مقدار گامی⁵ که بین آدرسهای متوالی وجود دارد و یا به عبارتی اختلاف بین آدرسهای متوالی.

حال دو روش ذکر شده را بیان می کنیم:

$T0-xor$: در این روش [7] که حالت ارتقاء یافته می باشد از فانکشن xor برای کشف وابستگی⁶ بین آدرسها استفاده می شود و بدین صورت دیگر نیازی به استفاده از بیت اضافی نیست. طریقه عمل این کد به صورت زیر است:

$$B(t) = \begin{cases} [b(t) \oplus (b(t-1) + S)] \oplus B(t-1) & t > 0 \\ b(t) & t = 0 \end{cases} \quad (3)$$

با دقت در این رابطه متوجه می شویم که در هنگام مواجه با آدرسهای متوالی اطلاعات قبلی گذرگاه حفظ می شود و لذا تغییرات سیگنالی نخواهیم داشت.

روش $Offset-xor-s$: در این روش [8] از تفاضل بین دو آدرس متوالی استفاده می شود و با کم کردن این مقدار از گام (s) مقداری برای عمل کدینگ بدست می آید. طریقه کار بصورت زیر است:

$$B(t) = \begin{cases} (b(t) - b(t-1) - S) \oplus B(t-1) & t > 0 \\ b(t) & t = 0 \end{cases} \quad (4)$$

عیب این روش استفاده از تفاضل است زیرا که در مواقعی که یک عدد دارای اندازه ی کوچکی باشد (طبق [9] حدود 95% انشعابات دارای اندازه ی کوچک هستند)، تفاضل وقتی به صورت مکمل دو انجام شود حاوی یکهای زیادی خواهد بود که وقتی با داده ی روی گذرگاه یای انحصاری شود تغییرات سیگنال زیادی را منجر خواهد شد.

در شکلهای 2 تا 4 به ترتیب سخت افزار لازم برای پیاده سازی روشهای گفته شده را ملاحظه می کنید

4- پیاده سازی

برای آزمودن روشهای گفته شده از سیمولاتور SimpleScalar نسخه-3 استفاده کرده ایم. ساختار این سیمولاتور بر اساس زبان دستورالعمل Mips [10] می باشد. در این برنامه سیمولاتورهای متنوعی برای کاربردهای مختلف وجود دارد، ما از برنامه ی sim-profile استفاده کرده ایم و با ایجاد تغییراتی در آن روشهای خود را ایجاد کرده ایم. سپس برای تست روشها از برنامه های Spec2000

دهند در این مقاله بررسی شدند. برای این منظور این تکنیکها روی دو معماری Alpha و Arm و توسط نرم افزار SimpleScalar مورد ارزیابی قرار گرفتند. از برنامه ی Spec2000 به عنوان داده ی تست ورودی استفاده شد. در این میان تکنیک Bus-invert برای گذرگاه داده و تکنیک TO-xor با 80% کاهش تغییرات سیگنال برای گذرگاه آدرس از بقیه بهتر عمل کردند.

مراجع

- [1] N. Weste, K. Eshraghian, Principles of VLSI CMOS Design, Addison-wesley publishing company, 2000
- [2] M. R. Stan, W. P. Burleson, Low-Power Encoding for Global Communication in CMOS VLSI, IEEE Transactions on Very Large Scale Integration Systems, Mar. 1999.
- [3] E. Musoll, T. Lang, and J. Cortadella, Exploiting the locality of memory references to reduce the address bus energy, *Proc. of Int'l Symp. on Low Power Electronics and Design*, Monterey, CA, pp. 202-207, Aug. 2001.
- [4] D. Burger and T. Austin. The SimpleScalar tool set, version 3.0. Technical report, University of Wisconsin-Madison, 1999.
- [5] M. R. Stan, W. P. Burleson, Bus-invert Coding for low-Power I/O, IEEE Transactions on Very Large Scale Integration Systems, Vol.3, No. 1, pp. 49-58, Mar. 1998.
- [6] L. Benini, G. De Micheli, E. Macii, D. Sciuto, C. Silvano, Asymptotic Zero-Transition Activity Encoding for Address Buses in Low-Power Microprocessor-Based Systems, GLS-VLSI-00: IEEE 7 th Great Lakes Symposium on VLSI, Urbana, IL, pp. 77-82, Mar. 2000.
- [7] W. Fornaciari, M. Polentarutti, D. Sciuto, and C. Silvano, Power optimization of system-level address buses based on software profiling, *Proc. of the Eighth Int'l Workshop on Hardware/Software Codesign*, pp. 29-33, 2002.
- [8] Y. Aghaghiri, F. Fallah, and M. Pedram, Irredundant Address Bus Encoding for Low Power, *Proc. Int'l Symp. Low Power Electronics and Design (ISLPED 04)*, ACM Press, New York, 2004, pp. 182-187.
- [9] Hennessy, Patterson, *Computer Architecture, A Quantitative Approach*, Second Edition, Morgan Kaufmann Publishers, 1996
- [10] Charles Price. *MIPS IV Instruction Set, revision 3.1*. MIPS Technologies, Inc., Mountain View, CA, January 2003.
- [11] <http://www.spec.org/>
- [12] <http://www.exemplar.com>

زیر نویس ها

در حالیکه در ستونهای بعد تعداد تغییرات سیگنال را با استفاده از تکنیکهای بر شمرده کاهش توان مشاهده می نمائید. همچنان که می بینید تنها روش Bus-invert در مورد داده ی تصادفی موفق عمل می کند و باعث کاهش تغییرات سیگنال می گردد. در مورد برنامه های دیگر (داده از نوع آدرس) روش Bus-invert دیگر کمکی نمی کند، بلکه روشهای دیگر سودمند هستند در این میان روش TO-xor با میانگین 80% برای Alpha (و 76% برای Arm) کاهش تغییر سیگنال بهتر از بقیه عمل کرده است.

جدول (1): میزان تغییرات سیگنال برای تکنیکهای مختلف کاهش

توان بر روی معماری Alpha

	binary	Bus-invert	T0-XOR	OFF-XOR-S
Gzip	113648	113648	11735	69258
Bzip	102938	102938	11272	90116
Gcc	108856	108856	21425	91193
Lucas	116374	116374	27275	133034
Mesa	101163	101163	5645	62295
Mgrid	120892	120892	28505	134240
Parser	123091	123091	35806	92660
Sixtrack	118417	118417	31166	126579
swim	126748	126748	35745	128524
Random	896441	824082	896404	999756

جدول (2): میزان تغییرات سیگنال برای تکنیکهای مختلف کاهش

توان بر روی معماری Arm

	Normal	Bus-inv	T0-xor	Off-xor-s
Pr.1	112543	112543	17797	105870
Pr.2	108594	108594	19422	47801
Pr.3	117764	117764	27670	80348
Pr.4	115476	115476	28709	69433
Pr.5	32373	115476	9459	22889
Pr.6	99044	32373	35519	148527
Pr.7	106776	99044	15666	45584
Pr.8	22680	106776	6166	19394
Pr.9	117529	22680	27195	72967
Pr.10	114972	117529	23617	133916
Rand.	697398	639644	697883	799777

5- نتیجه گیری

کاهش توان در سیستمهای نهفته بخصوص سیستمهای قابل حمل، امروزه به طور جدی مورد توجه است. در این میان کاهش توان پویا به عنوان مولفه ی اصلی مورد هدف ماست. تغییرات سیگنال روی نودهای خارجی و بویژه گذرگاهها حجم عمده ای از مصرف توان پویا را در یک تراشه شامل می شود، تکنیکهایی که این تغییرات سیگنال را کاهش

-
- ¹ Activity factor
 - ² Hamming distance
 - ³ Source word
 - ⁴ Code word
 - ⁵ Stride
 - ⁶ Correlation